

HALCA プロジェクト

HALCA プロジェクト設立の背景には、1990 年代後半、日本の半導体産業の衰退が問題となり、21 世紀に向けて半導体産業の復活と再生、そしてその推進のため「高効率次世代半導体製造システム技術開発助成事業」である HALCA プロジェクトが 2001 年 9 月に発足した。

プロジェクトリーダーは東北大学、大見忠弘教授、開発期間は 2 年 6 ヶ月、総予算は 80 億円、参画企業は 13 社、開発場所はつくばスーパークリーンルーム産学官連携研究棟で実施された。

次世代半導体には高機能システム LSI を多品種少量生産と短納期の実現が求められ、LSI 製造装置共用化と製作時間の短縮、新規露光方式などが開発され、これらを統合し月産 100 ロットでも採算の見合う、新しい半導体製造ライン、ミニファブの具体的な提案が本プロジェクトの成果としてなされた。

1 HALCA プロジェクト設立背景

HALCA プロジェクトは Highly Agile Line Concept Advancement の頭文字をとったもので、高効率次世代半導体製造システム技術開発と称されており、2001 年 8 月から 2004 年 3 月まで、東北大学未来科学技術共同研究センター、大見忠弘教授をプロジェクトリーダーとして実施されたものである。

本プロジェクト設立の背景として、1990 年代後半、日本の半導体産業の衰退が問題となり、このままでは 21 世紀における日本の電子産業の隆盛と日本国民の豊かさを確保するために新しい企てが必要と感じられるに至った。そして 21 世紀において日本が豊かで活力ある社会を構築し、日本経済の持続的発展のためには情報通信産業の発展が必須であるとの認識がなされ、2001 年 3 月、国家的重点分野として第 2 次科学技術基本計画が閣議決定され、同年 9 月、総合科学技術会議にて分野別推進戦略が策定された。その中で半導体 LSI は情報通信技術高度化に不可欠な基盤技術であるとされ、経済産業省「情報通信基盤高度化プログラム」にかかわる 2001 年度「課題設定型実用化開発補助事業」として、独立行政法人新エネルギー・産業技術開発機構(NEDO)のテーマ公募(実用化開発補助金事業)が実施され、助成先として技術研究組合超先端電子技術開発機構(ASET)とする、プロジェクト「高効率次世代半導体製造システム技術開発助成事業」が採択され、HALCA プロジェクトに対する国からの助成が 2001 年 9 月に正式に決定した。

半導体 LSI においてこれまでの dRAM に代表されるコモディティ製品も重要であるが、今後の情報通信産業分野の発展にはシステム LSI の製品化が不可欠であり、かつそれらの製品群は多品種少量となることが予測され、その製造に最適な段階投資型・省エネの半導体製造システムを提案し、構築することが必須とされた。本プロジェクトは 2 年半という短期間で、時期的に量産・実用化が求められている 130nm デザインルールにおける実用的な技術開発が求められた。そしてデバイス開発のみならず、半導体製造システム、およびクリーンルームの技術開

発を含め、半導体製造システム全体の効率向上を徹底的に追及し、システム LSI に最適な製造システムを構築する事を目指したものである。半導体製造システムをトータルに強化する事が大変重要であり、日本半導体産業復権の近道であることが求められた。

図1には本プロジェクト、はるか(産官プロジェクト)、それに平行して実施されている MIRAI (国家プロジェクト)、あすか(民間プロジェクト)を含め、2001年当時の日本の半導体技術開発体制を示した。

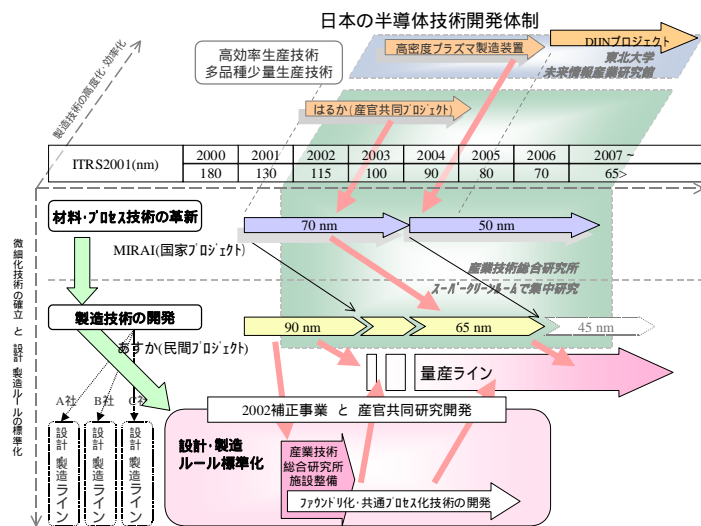


図1 日本の半導体技術開発体制(第1回「高効率次世代半導体製造システム技術開発」(事後評価)分科会資料5-2、以下分科会資料5-2と略称)

2 HALCA プロジェクトの目的および概要

システム LSI として大きい市場が見込まれるゲーム、デジカメ、携帯電話においては機種のマイナーチェンジを頻繁に行う必要があり、製品寿命は半年、生涯生産量は 5 万個以下、製品価格帯は 4 万円以下という状況の中で、カスタム LSI に許容される総価格は 1 万円未満であることが求められ、これを短納期で実現するためには半導体生産体制の抜本的な革新が必要となる。

カスタム LSI の生産をより具体的に考察すると、8 インチの Si ウェーハ上に 100 平方mm (10mm×10mm) のカスタム LSI を約 300 個面付けすることができ、歩留まりを 70%と仮定すると 1 枚の Si ウェーハから約 200 個の良品のカスタム LSI が得られることとなる。通常半導体生産では 25 枚の Si ウェーハを 1 ロットとして製造するが、この場合 1 ロット当たり 5 千個のカスタム LSI が生産される。他方カスタム LSI の生涯生産数量は 5 万個とすると、製造すべき Si ウェーハはわずか 250 枚でよいこととなり、ロット数としては 10 ロット生産すればよいことになる。これまでのメモリーを主体としたメガファブでは月産 2 万 5 千枚、1000 ロットの Si ウェーハを処理する

ことができ、メガファブでフル生産すると、カスタム LSI の生産数量は 500 万個になってしまう。この対比においてこれまでのメガファブでカスタム LSI を製造することのアンバランスは明確なものとなり、半導体製造装置およびクリーンルームを含む工場に対して抜本的な対策が必要となっており、小量多品種のシステム LSI を効率的に製造しうるコンパクトなミニファブの具体的な構想などの解決策の提示が、本プロジェクトの目的である。

具体的には 2001 年度 NEDO 課題設定型産業技術開発補助金事業として、事業名「高効率次世代半導体製造システム技術開発」の事業「HALCA プロジェクト」が設立され、プロジェクトリーダーを東北大学の大見忠弘教授、サブリーダーを東京大学の奥村勝弥教授および東北大学の須川成利助教授として、また HALCA プロジェクトの実行推進組織として ASET 組織において MIRAI プロジェクト推進部門、超先端電子技術研究本部と並んで HALCA プロジェクト推進部門が津守利郎部門長をリーダーとして設立され、ASET 自主事業を含め 2001 年 9 月にスタートした。

開発期間は 2001 年 8 月 30 日から 2004 年 3 月 31 日、総予算は約 80 億円 (NEDO 助成金 17.17 億円、民間醸金 65 億円) である。参画企業は助成金事業に対し東芝、ソニー、シャープ、ローム、セイコーエプソン、東京エレクトロン、荏原製作所、ULVAC、大日本スクリーンの 9 社で、加えて賦課金事業に対しては上記参画企業に加えて、三菱電機、清水建設、大林組、大成建設、トヨタ自動車を含む 13 社が参加した。

開発場所は、つくばスーパークリーンルーム産学官連携研究棟、研究クリーンルーム 750 平方メートルである。研究員は約 35 名で、他に試作担当者 9 名の陣容である。

事業の目的としてはシステム LSI の特長である顧客ニーズの多様化、頻繁な世代交代に対応するためには、多品種少量生産と短納期 (QTA (Quick Turn Around)) が求められ、その実現のためには、これまでの dRAM 製造における同一製品を大量に、長期間製造するメガファブにおいては、電力、材料ガスの無駄、生産効率の大幅ダウン、長工期、結果としての高生産コストとなり、上記の目的に対応できない。そこで柔軟で省エネかつ多機能・高効率な半導体製造技術の開発を実現することにある。

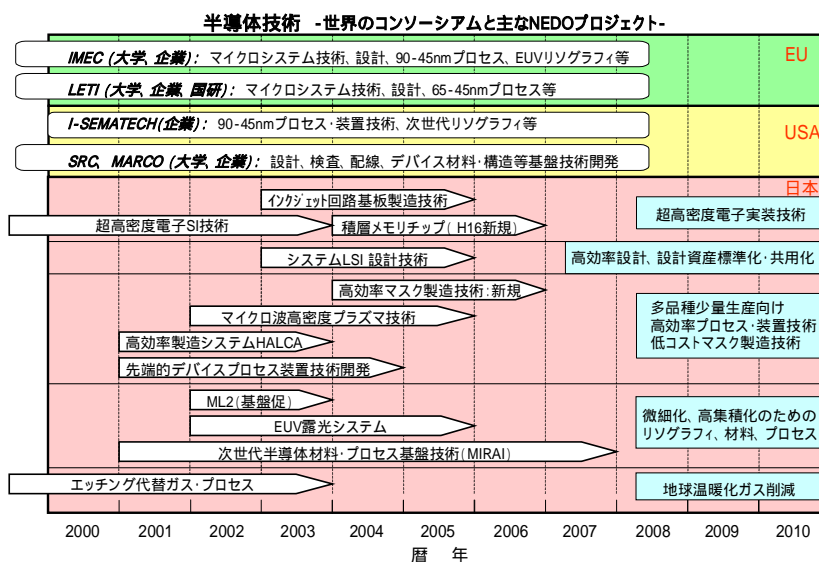


図2 HALCA プロジェクトの位置づけ(分科会資料 5-2)

図2は半導体技術開発プロジェクトの世界とわが国の状況とHALCA プロジェクトの位置づけを図示したものである。

3 HALCA プロジェクトへの NEDO の関与の必要性

本プロジェクトは NEDO 課題設定型産業技術開発補助金事業として実施されたものであり高付加価値な半導体システム LSI 新製品の開発を可能とし、その分野の競争力を高めることは勿論であるが、バイオ、MEMS(Micro Electro Mechanical Systems)、NEMS(Nano Electro Mechanical Systems)、ナノテクなどの新興成長分野の技術的原動力となり、あわせて新規産業創出への波及効果が期待されており、我が国の産業政策・情報政策上重要な課題であるとの認識に基づいている。省エネ高効率半導体製造技術の確立により日本の半導体産業の国際競争力の強化を実現するものであるが、その結果、家電、自動車、モバイル、ロボットなどの広範な産業分野において、高付加価値製品の創出を実現し、合わせてバイオ、MEMS などのこれから新しい産業として立ち上がってゆくために、本プロジェクトの成果の活用が技術的原動力になると考えられ、産業政策・情報政策上の重要課題であるとの認識がなされ、NEDO が本プロジェクトに関与することとなったものである。

4 HALCA プロジェクトの研究開発体制

本プロジェクトは補助金対象技術開発(助成事業)と賦課金対象技術開発(自主事業)に分けて実施され、助成事業では装置共用化技術、プロセス工程の大幅削減化技術などが行われ、自主事業では上記の技術開発を受け、ミニファブ構築技術、新規生産方式の開発が行われた。図3に本プロジェクトへの研究開発参画の状況を、参画企業を含む組織の関わりとして

示した。

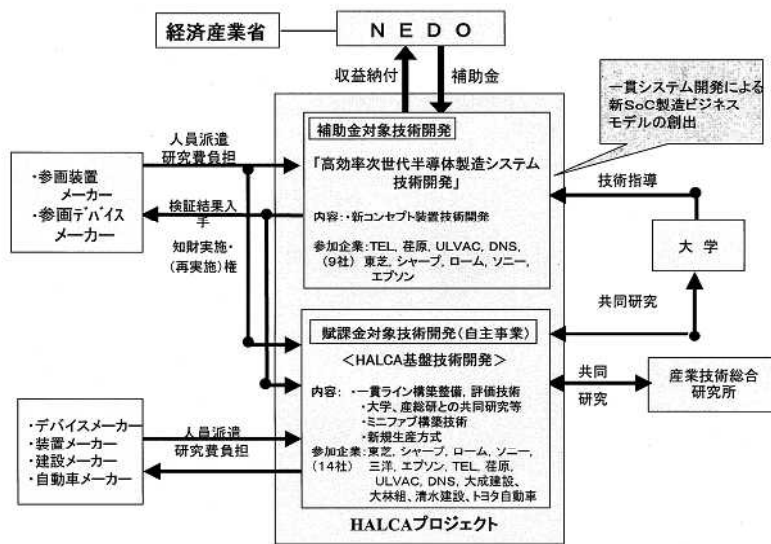


図3 研究参画会社および各組織との関係 (分科会資料 5-2)

HALCA プロジェクトは NEDO から ASET が受託するという形がとられており、組織は ASET の管理の下で、MIRAI プロジェクトと並んで HALCA プロジェクト推進部門が設置され、実行された。HALCA プロジェクト推進部門長として津守利郎、研究部長として見方裕一、システム (技術開発室 (助成事業) 室長に谷本啓介、基盤技術開発室 (自主事業開発) 室長に下吉秀人の各氏が就任した。

5 研究開発の推進

高効率半導体製造システム構築のためには、次のような解決しなければならない問題があった。すなわち従来のメガファブを対象とした製造装置は処理能力の大きい専用装置化が進んでおり、装置の稼働に問題があった。この問題に対しては類似の工程において、専用装置ではなく一つの装置で異なる工程を実施しうる装置の共用化が出来れば有用であることが期待された。またこれまでの熱 CVD 成膜装置などにおいては、ウエーハの実処理時間が3 - 4 時間と長すぎる装置があり、この RPT (Raw Process Time) の削減が実現すれば、ミニファブに必要な製造装置を大幅に低減することが期待され、以下のテーマが設定され、推進実施された。

5.1 共用化技術開発および RPT 削減技術開発

図4には装置共用化の概念と共用化プロセスを示した。これまではポリシリコン(Si)、窒化シリコン(SiN)、酸化シリコン(SiO₂)各薄膜の成膜にはそれぞれ固有の成膜装置が使用されてきたが、本プロジェクトでは一台の装置で、それぞれの成膜を実現しようとするもので、共用化プロ

セスに見られるように一台の装置が何度も利用することができ、設備数の減少と稼働率向上が見込まれる。

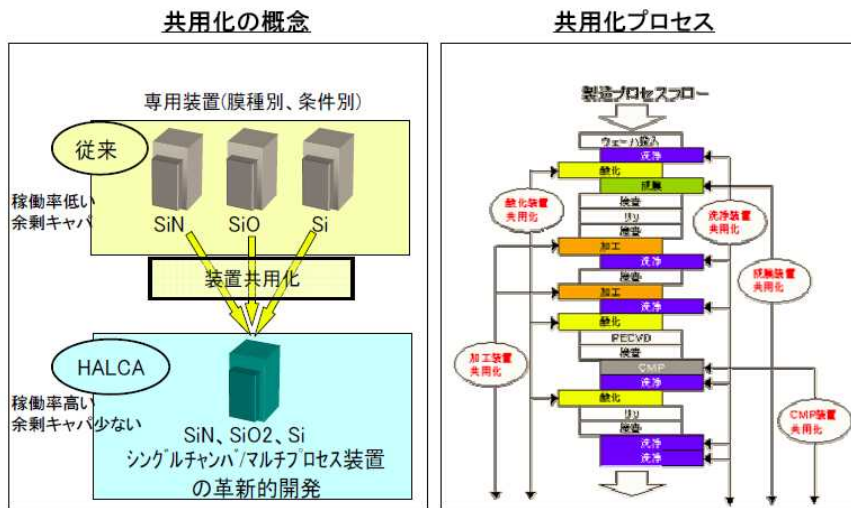


図4 半導体装置の共用化の概念、および共用化プロセス(分科会資料5-2)

ポリSi成膜とSiN成膜の共用について検討し、装置としてはいくつかの技術開発に基づく設備改良を行った。第一点は超短時間チューブ初期化技術として、プロセスチャンバーの内部に円筒型のチューブを配し、成膜後のクリーニング処理でチューブが容易に成膜前と同じ初期化を行えるようにした。その他基板加熱を短時間で行うための超高速昇温装置、圧力シーケンス制御装置、超高速ガス置換システム、高速ウエーハ移載装置を設備し、プロセス共用化のみならずRPT削減を同時に検討した。

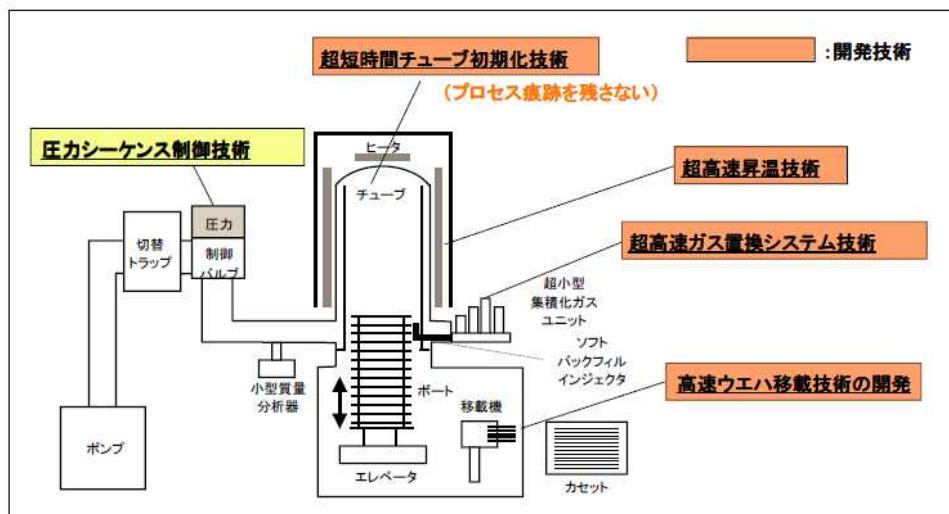


図5 異種プロセス共用化およびRPT削減のための技術開発(分科会資料5-2)

図5は新規の技術開発を搭載した試作装置を図示しており、この装置で試作したポリ Si および SiN の共用化の検討を行った。具体的な成膜実験を行った結果、成膜シーケンス終了後にクリーニングシーケンスを実行し、新規に追加したチューブ内に堆積した CVD(Cheical Vapor Deposition)膜をエッチングすることにより、再現性良く、ポリ Si、SiN の成膜ができ、異種プロセス共用化が確認された。

図6はポリ Si、SiN を新規に開発した一台の装置で成膜した場合の成膜結果であり、左軸は SiN の膜の成長速度、右軸はポリ Si 膜の成長速度を示しており、異なる成膜を何回繰り返しても、所定の成膜速度が得られていることがわかる。新しく開発した装置と共に、毎回クリーニングプロセスを実施することにより、前のプロセスの痕跡を残すことなく、異種の成膜を同一装置で行うことが可能となった。

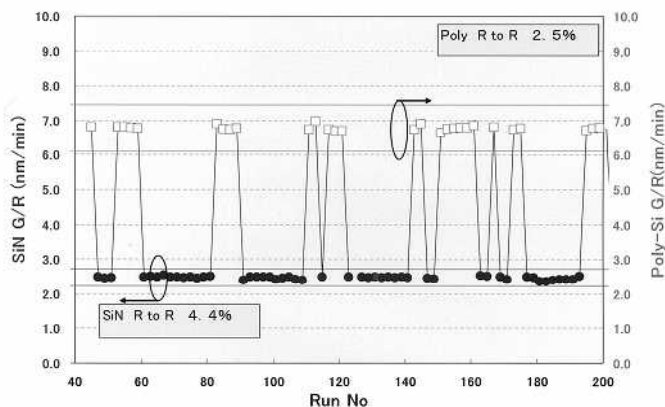


図6 ポリ Si、SiN 共用時のプロセスデータ (HALCA フォーラム 2003 予稿集(以下予稿集と略称))

RIE(Reactive Ion Etching) 装置においても、CVD と同様の新規技術を搭載した装置を試作し、RIE エッチングプロセスにおいてデポ系、デポレス系の双方行えることを確認した。この場合においても、毎回のドライクリーニング・シーズニングプロセスを実施し、デポ系、デポレス系の異種のエッチングを同一チャンバーで行うことが可能となった。

5.2 RPT 削減技術開発その2

図5に示した、新規開発技術を搭載した共用化、FTP(Fast Thermal Process)装置により大幅な成膜時間の削減が可能となった。図7はSiN膜厚 100nm を成膜するための必要な時間で、従来では 274 分要していたが、ヒートリカバリー他の短縮により新規装置を用い、41 分の RPT を実現した。

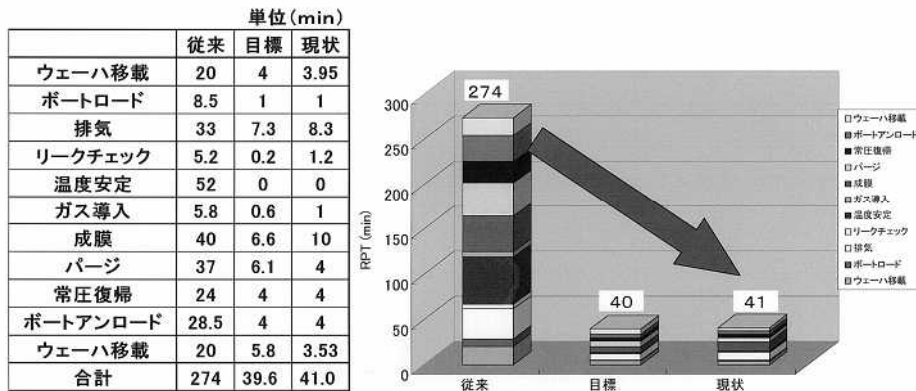
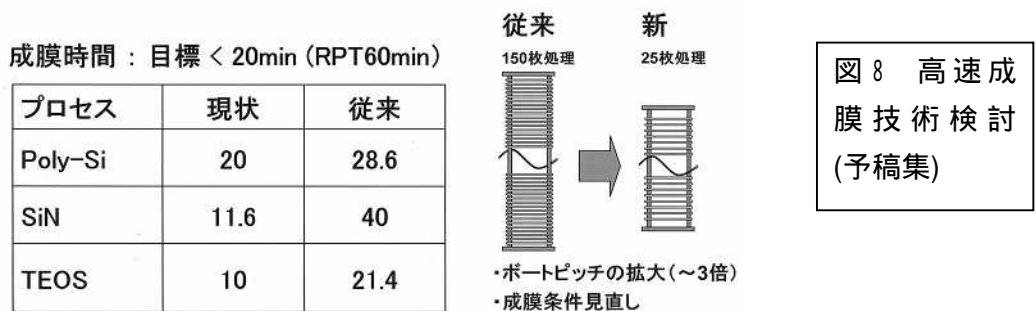


図7 短RPT検討 SiN成膜時間、従来と新規装置の比較(第1回「高効率次世代半導体製造システム技術開発」(事後評価)分科会資料 5-1、以下分科会資料 5-1と略称)

図8は高速成膜技術検討結果を表しているが、ウェーハを一般に25枚程度一つのポートに乗せて成膜するが、ウェーハ間の間隔を従来に比べて広くすることにより、ポリSiで1.4倍、SiNでは3.4倍、TEOS膜(配線層間絶縁膜)で2.1倍、成膜速度を向上させることができ、RPT削減に寄与できることを確認した。



異種プロセス装置共用化と、上記の高速成膜技術を使用した、連続成膜による工程削減の結果、Siウエーハの洗浄に始まり、酸化、SiN成膜、TEOS成膜の一連の工程を一つの装置で高速成膜技術を行うことにより、従来17時間要していた工程が、2.6時間でできることが確認された。また連続プロセスにより、各プロセスからクリーンルームに出した後は、次の工程の前に、前洗浄工程を入れる必要があったが、連続プロセスではその必要が無いため、大幅なRPT削減となった。

5.3 多機能化技術開発

図9は従来のフォトリソグラフィー工程とそれに続くイオン注入工程をステンシルマスク方式により一挙に短縮しようとするものである。ステンシルマスクは必要とする部分を開口したマスクで

電子線リソグラフィーに採用されている。このステンシルマスクを採用することにより従来の観光性レジスト塗布 半導体露光機による露光 エッチング イオン注入後のレジスト剥離という工程を省略でき、ステンシルマスクを装着して、直ちにイオン注入を行って終わりという簡単な工程になる。

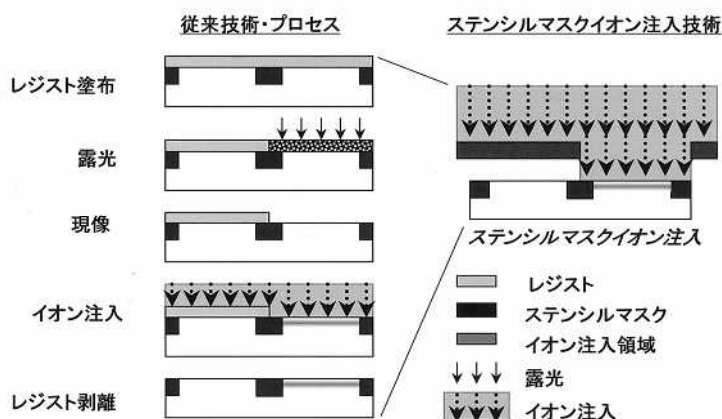


図9 ステンシルマスクイオン注入技術による多機能化技術(分科会資料)

20x20mmの注入領域で注入均一性は1%以下で、全体のパターン合わせも100nm以下を達成でき、デバイスの検証により問題ない結果が得られた。RPT削減については従来の5時間から1時間に短縮された。

5.4 その他の技術開発

本プロジェクトで得られたその他の技術成果について以下に列挙する。

- * 超小型高速ワンバス洗浄技術 オゾン水の安定供給技術、オゾン水のフッ化水素(HF)系薬液との組み合わせなどにより、オゾンバス洗浄における室温機能水洗浄技術、乾燥技術を確立しRPT54%、電力使用量を79%削減した。
- * 高効率排気システム技術 真空排気配管系にデュアルトラップ技術を開発し、ドライポンプの電力削減を可能とした。RIE装置における排気ガスを循環ポンプにより再利用できる技術を開発し、ガスの使用量を72%削減し、電力量削減に寄与した。
- * 環境ボックス技術 SMIF (Standard Mechanical InterFace:完全密閉容器)タイプのウエーハ搬送環境ボックスの要素技術開発、実デバイスを用いた周囲環境の変動に対する有効性の検証を行い、クリーンルームの清浄度を2桁悪くしても問題ない結果を得、クリーンルーム電力削減に寄与した。

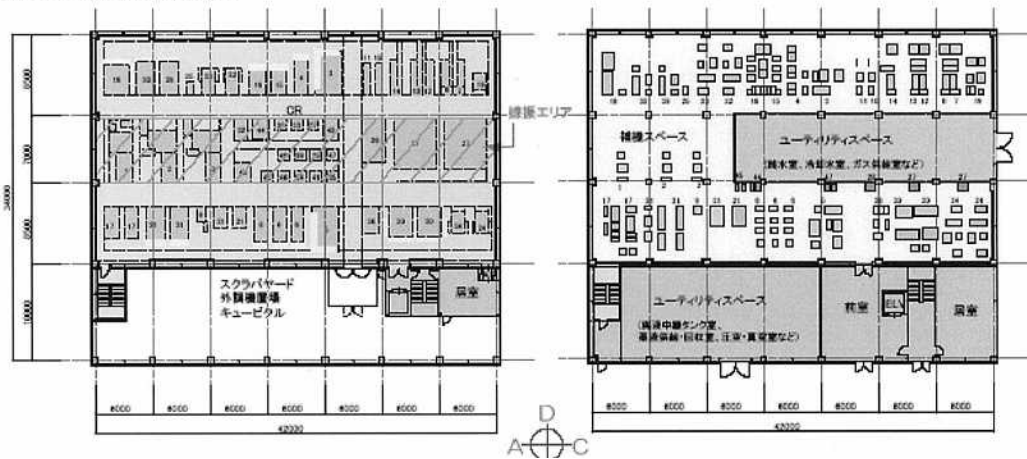
6 ミニファブ実現のファブ技術の推進

これまでの半導体生産工場では月産1000ロットのウエーハを製造することが一般的であった。このためには1万平方メートルのクリーンルームを建設する必要があり、巨額の設定投資を

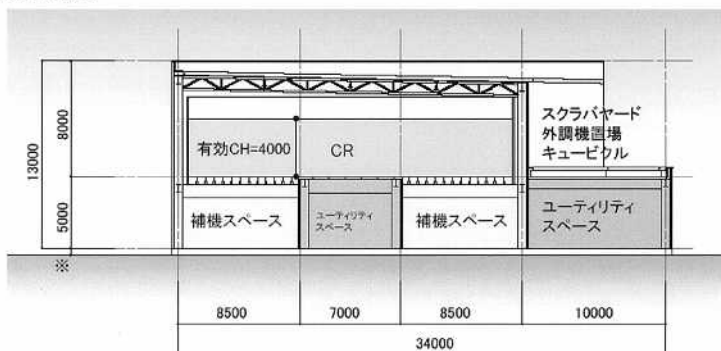
行ってきた。この場合ウエーハのロット総移動距離は 30kmに達することが確かめられた。しかしながら今後必要とされるシステムLSIにおいては、小量多品種のものが多く、このようなメガファブで製造するにはあまりにも大きすぎた。そこで本プロジェクトでは月産 100 ロットのミニファブを目指し、単に規模を小さくするだけではメリットが出なくなることから、上述の異種プロセスを一台の装置で共用化する方策や、あらゆる工程におけるRPTを削減することにより、経済性に合致した、ミニファブを開発するものである。従来型専用装置を配した、月産100ロットのミニファブはクリーンルーム 2000 平方メートル、ロット総移動距離は 10kmとなる。本プロジェクトで開発した様々な技術を組み込んだ結果、HALCAミニファブはクリーンルームが 23x45mの 932 平方メートル、製造装置は 33 台配し、ロット総移動距離は 3kmとなった。

図 10 に HALCA プロジェクト標準ミニファブを示した。ミニファブはメガファブに比較して 1/10 の生産量であることから、クリーンルーム、電力、水、廃水など全てが 1/10 になるが、新洗浄方法の開発により 1/20 にまで少なくできた。このことは、これまでの半導体製造工場は過疎地に建設されることが多かったが、システムLSIのようにクイックターンアラウンドを必要とする場合、顧客、営業、設計陣と隣接した都市圏に設置することが可能となったことは大きな成果といえよう。

●標準モデルの平面計画図



●断面計画図



●面積表

各階面積	
2階	1,155㎡
1階	1,505㎡
合計	2,660㎡
建築面積	1,505㎡
延床面積	2,660㎡
施工床面積 (含屋外機置場)	3,010㎡

図 10 HALCA プロジェクト標準ミニファブ(2004年4月27日 HALCA 成果報告会)

7 HALCA プロジェクトの成果

NEDO 評価委員会では、堀池靖浩独立行政法人 物質・材料機構フェローを分科会会長とする 6 名の分科会委員により本プロジェクトの事後評価がなされた。¹

従来の dRAM などにおける単品、大量生産においては、製造規模を大きくすればするほどコストメリットが現れ、いわゆるメガファブと呼ばれる半導体工場が主流であった。昨今、システム LSI の短納期での製品化が求められ、その形態も、多品種、少量生産という形を要求しており、従来のメガファブ半導体工場では、コスト、納期において対応できなくなっている。本プロジェクトでは、段階投資を可能とするコストスケラブルな投資の可能性を見出し、かつ従来に比較して省エネ 60%を実現し、多品種、少量のシステム LSI をコスト対応力ある形で製造できる見通しを得たことは大きい成果である。

この省エネがどれくらい大きい効果を有するのかという点について、世界半導体会議では省エネ、省資源を目指し、電力の年率 1%削減しようと努力している事実と対応させて判断すれば、絶大な効果であるであると考え、と委員がコメントしている。

HALCA の成果は、今後半導体生産メーカーが本方式を全面的に採用するか、部分的に効果的な技術について採用されるか、いずれにしても産業界で利用されることが強く求められる。

他方、本成果は東北大で平行して実施されている、NEDO「マイクロ波励起高密度プラズマ技術を用いた省エネ型半導体製造装置の技術開発」と組み合わせることにより、完全な超短時間、超多品種、超少量生産に対応できる生産方式が作り上げられるだろうと大見忠弘本プロジェクトリーダーがコメントしており、今後の進展が期待される。

参考文献

¹ 第 1 回「高効率次世代半導体製造システム技術開発」(事後評価)分科会 議事録(2004 年 4 月 14 日)